

**PATENT**

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re application of: **Kozo SHIMIZU et al.**

Serial Number: **Not Yet Assigned**

Filed: **February 5, 2004**

For: **METHOD OF MANUFACTURING SEMICONDUCTOR DEVICE**

Attorney Docket No. **042080**

Customer No.: **38834**

**CLAIM FOR PRIORITY UNDER 35 U.S.C. 119**

Commissioner for Patents  
P. O. Box 1450  
Alexandria, VA 22313-1450

February 5, 2004

Sir:

The benefit of the filing date of the following prior foreign application is hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

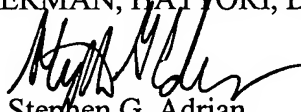
**Japanese Appln. No. 2003-068516, filed on March 13, 2003**

In support of this claim, the requisite certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the applicants have complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said certified copy.

In the event that any fees are due in connection with this paper, please charge our Deposit Account No. 50-2866.

Respectfully submitted,  
WESTERMAN, HATTORI, DANIELS & ADRIAN, LLP

  
Stephen G. Adrian  
Reg. No. 32,878

1250 Connecticut Avenue, N.W., Suite 700  
Washington, D.C. 20036  
Tel: (202) 822-1100  
Fax: (202) 822-1111  
SGA/yap

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日            2 0 0 3 年   3 月 1 3 日  
Date of Application:

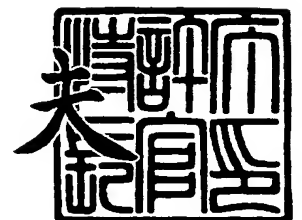
出 願 番 号            特 願 2 0 0 3 - 0 6 8 5 1 6  
Application Number:  
[ST. 10/C]:            [ J P 2 0 0 3 - 0 6 8 5 1 6 ]

出   願   人            富 士 通 株 式 会 社  
Applicant(s):

2 0 0 3 年 1 2 月 1 1 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康



出証番号   出証特 2 0 0 3 - 3 1 0 3 0 7 1

【書類名】 特許願

【整理番号】 0241438

【提出日】 平成15年 3月13日

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 H01L 21/321  
H01L 21/60

【発明の名称】 半導体装置の製造方法

【請求項の数】 8

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社内

【氏名】 清水 浩三

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社内

【氏名】 作山 誠樹

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100077517

【弁理士】

【氏名又は名称】 石田 敬

【電話番号】 03-5470-1900

【選任した代理人】

【識別番号】 100092624

【弁理士】

【氏名又は名称】 鶴田 準一

## 【選任した代理人】

【識別番号】 100082898

【弁理士】

【氏名又は名称】 西山 雅也

## 【選任した代理人】

【識別番号】 100081330

【弁理士】

【氏名又は名称】 樋口 外治

## 【手数料の表示】

【予納台帳番号】 036135

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9905449

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置の製造方法

【特許請求の範囲】

【請求項 1】 表面に電極を有する半導体素子或いは回路配線基板の表面に絶縁膜を形成する工程と、

該電極上の該絶縁膜をパターンニング後除去し開口部を形成する工程と、

該開口部に第 1 の金属を供給する工程と

該第 1 の金属を加熱して溶融させ、凝固させる工程と、

該開口部に第 1 の金属に重ねて第 2 の金属を供給する工程と

該第 1 の金属と第 2 の金属とを加熱して溶融させ、凝固させる工程と、

該絶縁膜を除去する工程と

を含むことを特徴とする半導体装置の製造方法。

【請求項 2】 該開口部への第 1 の金属及び第 2 の金属の供給は、電解めっき法あるいは蒸着法のいずれにより供給することを特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 3】 該第 1 の金属は加熱して溶融させ、そして凝固させると体積が増加する性質をもつ金属であることを特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 4】 該第 1 の金属の成分として Bi または Bi を主成分とする合金であることを特徴とする請求項 3 に記載の半導体装置の製造方法。

【請求項 5】 該第 1 の金属における Bi の含有量が、該第 1 の金属と該第 2 の金属の総和の 20～70wt%の範囲内にあることを特徴とする請求項 1 乃至請求項 4 に記載の半導体装置の製造方法。

【請求項 6】 該第 2 の金属の成分として Sn, Ag, In, Cu, Zn, Sb のうち少なくとも 1 種類以上を含むことを特徴とする請求項 1 乃至請求項 2 に記載の半導体装置の製造方法。

【請求項 7】 該第 2 の金属は、該開口部から突出する高さで形成されることを特徴とする請求項 1 乃至請求項 2 に記載の半導体装置の製造方法。

【請求項 8】 該絶縁膜は、ドライフィルムレジストからなることを特徴と

する請求項 1 に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は半導体装置の製造方法に関する。

【0002】

【従来の技術】

電子部品の高密度実装への要求が強くなっており、ベアチップ実装方式が注目されている。ベアチップ実装における接続構造は、ワイヤボンディング法によるフェイスアップ実装からはんだバンプを用いたフリップチップ接合等のフェイスダウン実装へと変わってきている。はんだバンプを用いた接合では、半導体素子の表面の電極上にはんだバンプを形成する。はんだバンプの形成方法として、電解めっきを利用する方法がある（例えば、特許文献 1 参照）。

【0003】

図 5（a）に示すように、従来のはんだバンプの形成方法においては、半導体基板 50 の表面にレジスト（絶縁膜）56 を設け、レジストの半導体基板の電極 52 の位置に開口部を設け、そして、電解めっきによりこの開口部内にはんだバンプとなる金属 58 を供給する。この金属 58 はレジストの表面から突出する高さまで形成される。

【0004】

この方法によれば、レジストの厚さが厚いほど、背の高いはんだバンプを形成することができる。狭いピッチではんだバンプを形成する場合、はんだバンプの面積は小さくなるので、はんだバンプの高さを高くして、必要なはんだの量を確保するのが望ましい。電解めっきを用いてはんだバンプを形成すると、比較的安価に、狭いピッチで、背の高いはんだバンプを形成することができる。

【0005】

レジストとして、液状のフォトリソレジストをスピンコートにより塗布し、あるいは、均一な膜厚のドライフィルムレジストを使用することができる。ドライフィルムレジストは厚いものが容易に入手できるので、背の高いはんだバンプを形成

するのに適している。

【0006】

【特許文献1】

特開平6-13382号公報（第3-4頁、図1）

【0007】

【発明が解決しようとする課題】

しかし、厚いレジストを使用すると、レジストを半導体基板から剥離しにくいという問題点がある。はんだバンプとなる金属がレジストの表面から突出する高さで形成される場合、めっき金属の一部がレジストの表面を覆い、図5（b）の様にのこ状の形状になるため、剥離液がレジストとめっき金属との間及びレジストと半導体基板との間に浸入しにくい。ドライフィルムレジストを使用する場合、アルカリ液をドライフィルムレジストに浸透させて膨潤させて剥離させる。剥離液がレジストとめっき金属との間及びレジストと半導体基板との間に浸入しにくいと、レジストが完全に剥離されず、レジストの残渣60がはんだバンプの周辺や半導体基板の表面に残ることがある。レジスト残渣60は吸湿しやすいので、イオンマイグレーションが起こり、バンプ間ショートの原因となる。よって、レジスト残渣を残さないようにするためには、はんだバンプの高さをレジストの厚さよりも低くしなければならないため、狭いピッチではんだバンプを形成する場合、必要なはんだの量を確保するのが難しい。はんだ量不足は、接合不良または接合後のはんだバンプによる応力緩和能力の低下など、接合信頼性を低下させる。

【0008】

本発明の目的は狭いピッチで良好なはんだバンプを形成することができるようにした半導体装置の製造方法を提供することである。

【0009】

【課題を解決するための手段】

本発明による半導体装置の製造方法は、表面に電極を有する半導体素子或いは回路配線基板の表面に絶縁膜を形成する工程と、該電極上の該絶縁膜をパターンニング後除去し開口部を形成する工程と、該開口部に第1の金属を供給する工程と

該第1の金属を加熱して熔融させ、凝固させる工程と、該開口部に第1の金属に重ねて第2の金属を供給する工程と該第1の金属と第2の金属とを加熱して熔融させ、凝固させる工程と、該絶縁膜を除去する工程とを含むことを特徴とするものである。

#### 【0010】

この構成によれば、第1の金属を供給し、加熱して熔融させ、そして凝固させたときに、その体積の変化によって絶縁膜に応力がかかり、絶縁膜が剥離しやすい状態になる。それから、第2の金属を供給し、第1及び第2の金属を加熱して熔融させ、そして凝固させる。その後で、絶縁膜を除去するとき、絶縁膜は剥離しやすい状態になっているので、基板から確実に剥離される。そのため、狭いピッチで良好なはんだバンプを形成することができる。

#### 【0011】

#### 【発明の実施の形態】

以下本発明の実施例について図面を参照して説明する。

#### 【0012】

図1は本発明の実施例によるはんだバンプの形成方法を示す図である。図1（A）において、LSIウエハ（半導体基板）10を準備する。LSIウエハ10には集積回路製造プロセスがすでに行われており、LSIウエハ10の表面に電極12が形成されている。電極12は公知のようにして集積回路に接続されている。この実施例においては、はんだバンプをLSIウエハ10に形成するが、はんだバンプを電極を有するその他の基板（例えば回路配線基板）に形成することもできる。

#### 【0013】

図3はめっき用の導体20を設けたLSIウエハ10の例を示す図である。めっき用の導体20は蒸着や無電解めっき等によってLSIウエハ10の表面に設けられる。はんだバンプの形成が終了した後で、めっき用の導体20のはんだバンプのまわりの部分は除去される。

#### 【0014】

図1（A）を参照して、電極12の位置に開口部14を有するレジスト（絶縁



膜) 16 を形成する。最初レジスト 16 を電極 12 を有する L S I ウエハ 10 の表面に設け、それから、レジスト 16 の L S I ウエハ 10 の電極 12 の位置に開口部 14 を設ける。レジスト 16 は、液状のフォトリソレジストをスピコートにより塗布し、あるいは、ドライフィルムレジストを使用することができる。液状のフォトリソレジストは加熱して硬化した後で、開口部 14 をフォトリソプロセスにより設ける。ドライフィルムレジストは L S I ウエハ 10 に貼りつけ、加熱した硬化した後で、開口部 14 をフォトリソプロセスにより設ける。ドライフィルムレジストは均一な膜厚の厚いものが容易に入手できるので、背の高いはんだバンプを形成するのに適している。ここでは、ドライフィルムレジストを使用している。

#### 【0015】

次いで、開口部 14 内に第 1 の金属 18 を供給する。第 1 の金属 18 の供給はレジスト 16 をマスクとして電気めっきまたは蒸着により行う。実施例においては、第 1 の金属 18 は電解めっきにより形成される。このとき、電極 12 上のめっき用の導体 20 はめっき用の電源に接続される。

#### 【0016】

第 1 の金属 18 は加熱して熔融させ、そして凝固させると体積が増加する性質をもつ金属であり、好ましくは、Bi 又は Bi を主成分とする合金である。第 1 の金属 18 の供給量は形成されるはんだバンプの 20 ~ 70 wt% の範囲内にあるようにする。従って、第 1 の金属 18 は開口部 14 の下方の部分内にある。

#### 【0017】

図 1 (B) において、第 1 の金属 18 のウェットバックを行う。すなわち、第 1 の金属 18 を融点以上に加熱して熔融させ、そして凝固させる。

#### 【0018】

図 2 は図 1 の幾つかの工程の拡大図である。図 2 (A) は図 1 (A) に対応し、第 1 の金属 18 が開口部 14 内に供給されたところを示す。図 2 (B) は図 1 (B) に対応し、第 1 の金属 18 のウェットバックが行われたところを示す。第 1 の金属 18 は加熱して熔融させ、そして凝固させると体積が増加する性質をもつので、レジスト 16 の開口部 14 の壁は隣接する第 1 の金属 18 の変形による

応力を受けて変形し、レジスト 16 の開口部 14 の壁の下方部が膨張する形状となる。そのため、レジスト 16 は L S I ウエハ 10 から部分的に剥離する（または剥離しやすい）状態となっている。

#### 【0019】

図 1 (C) 及び図 2 (C) において、開口部 16 内に第 1 の金属 18 に重ねて第 2 の金属 22 を供給する。この場合にも、第 2 の金属 22 の供給は電解めっきにより行う。第 2 の金属 22 はレジスト 16 の表面から突出する高さで形成され、第 2 の金属 22 の一部がレジスト 16 の表面を覆い、きのこ状の形状になるようにする。ただし、第 2 の金属 22 同士はレジスト 16 の表面において互いに接触しないようにする。

#### 【0020】

第 2 の金属 22 は S n, A g, I n, C u, Z n, S b のうちの少なくとも 1 つを含む金属からなる。実施例においては、S n - B i の合金や S n - A g の合金を使用する。

#### 【0021】

図 1 (D) 及び図 2 (D) において、ウエットバックをする。すなわち、第 1 及び第 2 の金属 18, 22 を加熱して溶融させ、そして凝固させる。第 1 の金属 18 と第 2 の金属 22 とは溶融して混合され、最終的に目標とする合金のはんだバンプ 24 になる。第 1 及び第 2 の金属 18, 22 をレジスト 16 を残したままウエットバックをすることにより、はんだバンプ 24 はレジスト 16 の開口部 14 の形状に対応した柱状に高いものになり、はんだバンプ 24 の頂部の形状はほぼ平坦になる。

#### 【0022】

第 1 の金属 18 と第 2 の金属 22 とが溶融して混合されるときに、第 1 の金属 18 の体積の増加する性質はなくなり、はんだバンプ 24 の第 1 の金属 18 が占めていた体積増加部分は表面張力により収縮し、はんだバンプ 24 とレジスト 16 の開口部 14 の壁との間に隙間 26 が形成される。

#### 【0023】

図 1 (D) において、レジスト 16 を溶剤によって剥離除去する。このとき、

レジスト 16 は剥離しやすい状態になっており、かつ、溶剤ははんだバンプ 24 とレジスト 16 の開口部 14 の壁との間の隙間 26 に浸入し、そしてレジスト/ウエハ界面まで容易に浸透することができるので、レジスト 16 は L S I ウエハ 10 から確実に剥離される。そのため、図 1 (C) に示されるように、はんだバンプとなる第 1 及び第 2 の金属 18, 22 をきのこ状の形状になるようにレジスト 16 の表面から突出する高さで形成しても、レジスト 16 を剥離するときにレジスト 16 の残渣が残ることはない。そのため、狭いピッチのはんだバンプ 24 の場合にも、はんだバンプ 24 の背を高くし、十分なはんだ量をもったはんだバンプ 24 を形成することができる。

#### 【0024】

次いで、めっき用の導体 20 をエッチング液で溶解除去した。

#### 【0025】

なお、B i の量を 20 ~ 70 wt % に選定する理由として、20 wt % 以下では体積膨張に伴うレジスト変形量が小さく、レジストに及ぼす影響が小さいこと、また 70 wt % 以上では融点の上昇または機械的な性質の劣化により接合信頼性が低下することによる。

#### 【0026】

図 4 は半導体装置を配線回路板に実装する例を示す図である。はんだバンプ 24 を形成した後、L S I ウエハ 10 をダイシングして多数の L S I チップ 30 を形成した。なお、はんだバンプ 24 は配線回路板に形成することもできる。はんだバンプ 24 を有する L S I チップ 30 は、電極 32 を有するプリント配線基板 34 に実装される。

#### 【0027】

図 4 (A), (B) において、L S I チップ 30 とプリント配線基板 34 とを位置合わせして、L S I チップ 30 をプリント配線基板 34 に向かって押しつける。このとき、L S I チップ 30 及びプリント配線基板 34 の少なくとも一方を加熱する。加熱温度ははんだバンプ 24 の融点以下の温度とし、はんだバンプ 24 をプリント配線基板 34 の電極 32 に突き当てて加圧する。

#### 【0028】

図4 (C) において、はんだバンプ24がプリント配線基板34の電極32に押しつけられている状態で、アンダーフィル材36をLSIチップ30とプリント配線基板34との間ではんだバンプ24と電極32との接合部を含む領域に充填する。つまり、はんだバンプ24を樹脂封止する。このようにして、はんだバンプ24と電極32とは機械的及び電氣的に接続される。

#### 【0029】

以下はんだバンプの形成及び半導体装置の実装の具体的な例及び比較例についてさらに説明する。

#### 【0030】

(例1)

ピッチサイズが $50\mu\text{m}$ 、電極パッド径が $30\mu\text{m}$ （電極数2000個）のLSIウエハ10の表面にドライフィルムレジスト（膜厚 $30\mu\text{m}$ のアクリレート系フィルム（日立化成製））16を $100^\circ\text{C}$ で貼り付け、露光／現像で電極上部に $\phi 30\mu\text{m}$ の開口部14を形成する。現像はnメチル2-ピロリドンを用いた。

#### 【0031】

形成した開口部14に第1の金属（Bi）18を電解めっきにより膜厚約 $15\pm 1\mu\text{m}$ となるように成膜した。そして、フラックス（ $\alpha$ メタルズ社製）を塗布した後、融点以上の温度でウエットバックした。

#### 【0032】

次に第2の金属（Sn-Bi合金）22を電解めっきにより $15\pm 1\mu\text{m}$ となるように成膜した（Sn-Bi合金めっき液は石原薬品製）。そして、フラックスを塗布した後、融点以上の温度でウエットバックした。そして最後に5%モノエタノールアミン水溶液で、フィルム状のドライフィルムレジスト16を除去した。その結果、レジスト残渣のない良好なはんだバンプ24を作製することができた。

#### 【0033】

その後、半導体チップ30を搭載する配線基板（BTレジン）34に電極を位置合わせして搭載し、エポキシ系フラックスフィル（千住金属製）にシリカ粉末

(平均粒径  $4\ \mu\text{m}$ ) を  $50\sim 80\text{wt}\%$  の割合で混合したアンダーフィル剤を塗布した後、 $20\text{ g}$  の荷重を加えながら  $\text{Max. } 230^\circ\text{C}$  融点 ( $138^\circ\text{C}$ ) 以上約 5 分の温度プロファイルにてリフロー接合を行った。その結果、良好な接合部を形成できていることを確認した。接続信頼性については、 $-55\sim 125^\circ\text{C}$  の温度サイクル試験を  $2000$  サイクル行った結果、抵抗上昇は  $10\%$  以下と良好である。

#### 【0034】

(例 2)

ピッチサイズが  $150\ \mu\text{m}$ 、電極パッド径が  $70\ \mu\text{m}$  (電極数  $2000$  個) の LSI ウエハ 10 の表面にドライフィルムレジスト (膜厚  $70\ \mu\text{m}$  のアクリレート系フィルム (日立化成製)) 16 を  $100^\circ\text{C}$  で貼り付け、露光/現像で電極上部に  $\phi 70\ \mu\text{m}$  の開口部 14 を形成する。現像は  $n$  メチル 2-ピロリドンを用いた。

#### 【0035】

形成した開口部 14 に第 1 の金属 (Bi) 18 を電解めっきにより膜厚約  $35\pm 5\ \mu\text{m}$  となるように成膜した。そして、フラックス ( $\alpha$  メタルズ社製) を塗布した後、融点以上の温度でウェットバックした。

#### 【0036】

次に、第 2 の金属 (Sn-Ag 合金) 22 を電解めっきにより  $35\pm 5\ \mu\text{m}$  となるように成膜した (Sn-Ag 合金めっき液は石原薬品製)。そして、フラックスを塗布した後、融点以上の温度でウェットバックした。そして最後に  $5\%$  モノエタノールアミン水溶液で、フィルム状のドライフィルムレジスト 16 を除去した。その結果、レジスト残渣のない良好なはんだバンプ 24 を作製することができた。

#### 【0037】

半導体チップ 30 を搭載する配線基板 (BT レジン) 34 に電極を位置合わせして搭載し、エポキシ系フラックスフィル (千住金属製) にシリカ粉末 (平均粒径  $4\ \mu\text{m}$ ) を  $50\sim 80\text{wt}\%$  の割合で混合したアンダーフィル剤を塗布した後、 $20\text{ g}$  の荷重を加えながら  $\text{Max. } 250^\circ\text{C}$  融点 ( $221^\circ\text{C}$ ) 以上約 3 分の温度

プロファイルにてリフロー接合を行った。その結果、良好な接合部を形成できていることを確認した。接続信頼性については、 $-55 \sim 125^{\circ}\text{C}$ の温度サイクル試験を2000サイクル行った結果、抵抗上昇は10%以下と良好である。

#### 【0038】

(例3)

ピッチサイズが $200\mu\text{m}$ 、電極パッド径が $100\mu\text{m}$ （電極数2000個）のLSIウエハ10の表面にドライフィルムレジスト（膜厚 $100\mu\text{m}$ のアクリレート系フィルム（日立化成製））16を $100^{\circ}\text{C}$ で貼り付け、露光／現像で電極上部に $\phi 100\mu\text{m}$ の開口部14を形成する。現像はnメチル2-ピロリドンを用いた。

#### 【0039】

形成した開口部14に第1の金属（Bi）18を電解めっきにより膜厚約 $50 \pm 1\mu\text{m}$ となるように成膜した。そして、フラックス（ $\alpha$ メタルズ社製）を塗布した後、融点以上の温度でウエットバックした。

#### 【0040】

次に、第2の金属（In）22を電解めっきにより $50 \pm 1\mu\text{m}$ となるように成膜した（Inめっき液は大和化成製）。そして、フラックスを塗布した後融点以上の温度でウエットバックした。そして最後に5%モノエタノールアミン水溶液で、フィルム状のドライフィルムレジスト16を除去した。その結果、レジスト残渣のない良好なはんだバンプ24を作製することができた。

#### 【0041】

半導体チップ30を搭載する配線基板（BTレジン）34に電極を位置合わせして搭載し、エポキシ系フラックスフィル（千住金属製）にシリカ粉末（平均粒径 $4\mu\text{m}$ ）を50～80wt%の割合で混合したアンダーフィル剤を塗布した後、20gの荷重を加えながらMax.  $170^{\circ}\text{C}$ 融点（ $109^{\circ}\text{C}$ ）以上約5分の温度プロファイルにてリフロー接合を行った。その結果、良好な接合部を形成できていることを確認した。接続信頼性については、 $-55 \sim 125^{\circ}\text{C}$ の温度サイクル試験を2000サイクル行った結果、抵抗上昇は10%以下と良好である。

#### 【0042】

(比較例)

ピッチサイズが $50\mu\text{m}$ 、電極パッド径が $30\mu\text{m}$ （電極数2000個）のLSIウエハの表面にドライフィルムレジストを $100^{\circ}\text{C}$ で貼り付け、露光／現像で電極上部に $\phi 30\mu\text{m}$ の開口部を形成する。現像はnメチル2-ピロリドンを用いた。

【0043】

形成した開口部にSn-Bi合金を電解めっきにより膜厚約 $35\pm 5\mu\text{m}$ となるように成膜した。そして、フラックス（ $\alpha$ メタルズ社製）と塗布した後融点以上の温度でウエットバックした。次に、5%モノエタノールアミン水溶液で、フィルム状のドライフィルムレジストを除去した。その結果、はんだバンプ近傍全域、または、はんだバンプと電極の界面付近に粘着質のレジスト残渣が残り、洗浄不可能となって良好なはんだバンプを作製することができなかった。

【0044】

【発明の効果】

以上説明したように、本発明によれば、 $100\mu\text{m}$ 以下ひいては $50\mu\text{m}$ 以下のピッチサイズとなる電極を有する半導体素子上に良好なはんだバンプを形成することができる。また、半導体素子と回路配線基板の接合において十分な接合信頼性を確保できる。

【図面の簡単な説明】

【図1】

図1は本発明の実施例によるはんだバンプの形成方法を示す図である。

【図2】

図2は図1の幾つかの工程の拡大図である。

【図3】

図3はめっき用の導体を設けたLSIウエハの例を示す図である。

【図4】

図4は半導体装置を配線回路板に実装する例を示す図である。

【図5】

従来例によるはんだバンプの形成方法を示す図である。

## 【符号の説明】

1 0 … L S I ウエハ

1 2 … 電極

1 4 … 開口部

1 6 … レジスト

1 8 … 第 1 の金属

2 0 … めっき用の導体

2 2 … 第 2 の金属

2 4 … はんだバンプ

2 6 … 隙間

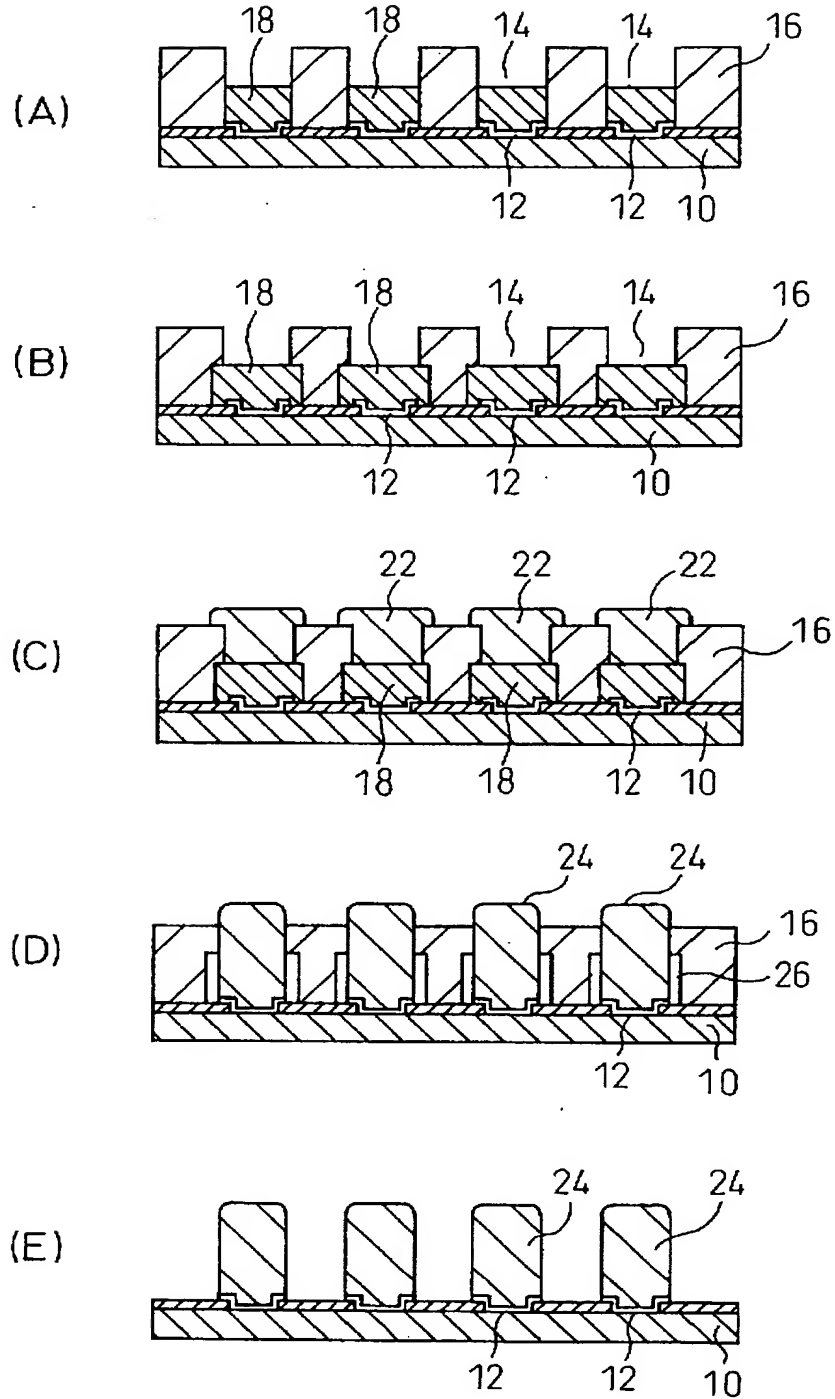


【書類名】

図面

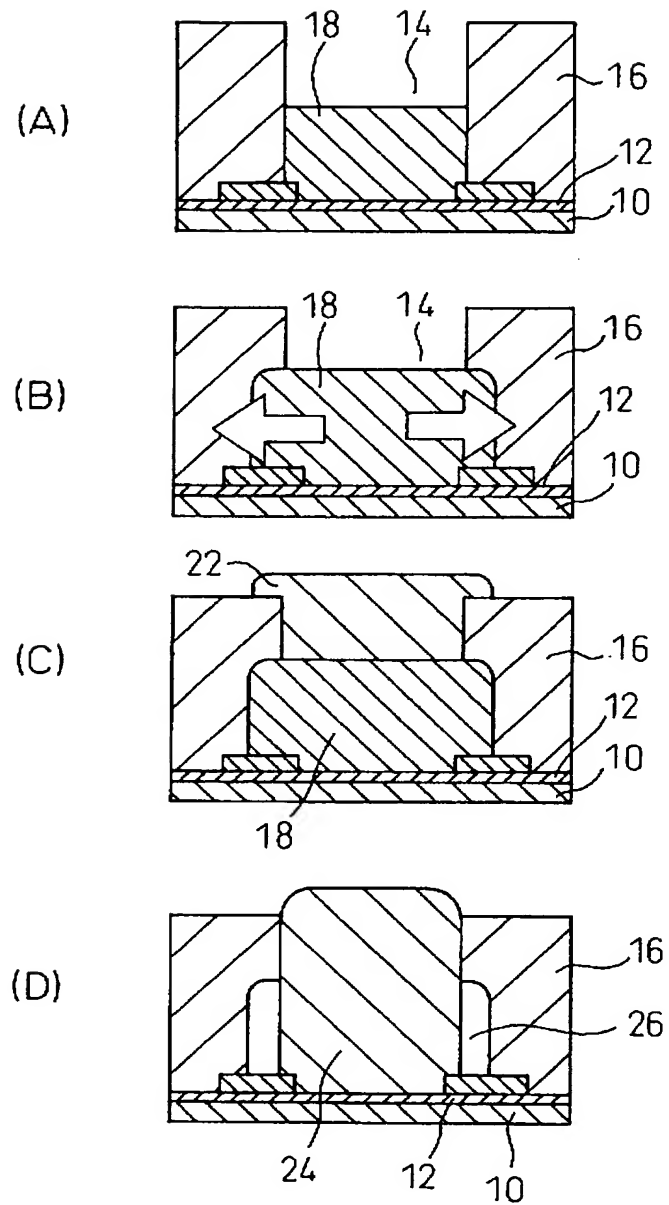
【図 1】

図 1



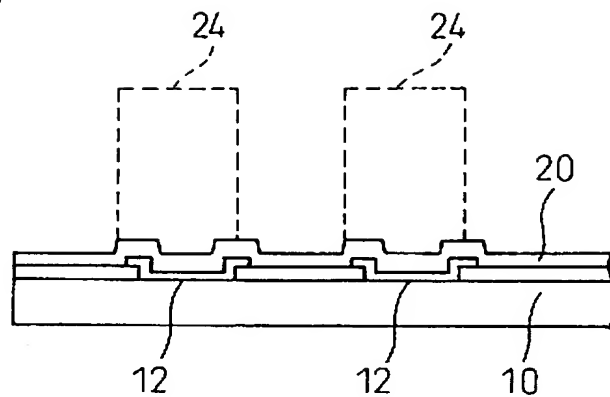
【図 2】

図 2



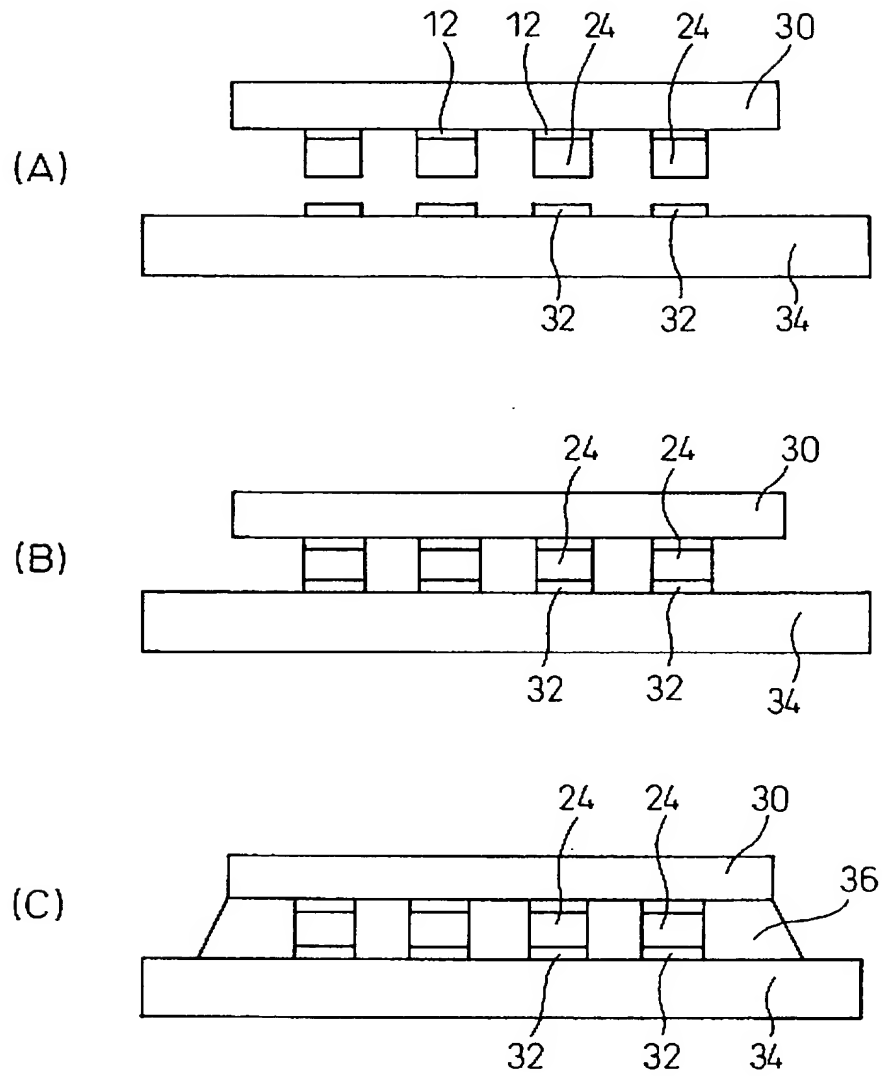
【図 3】

図 3



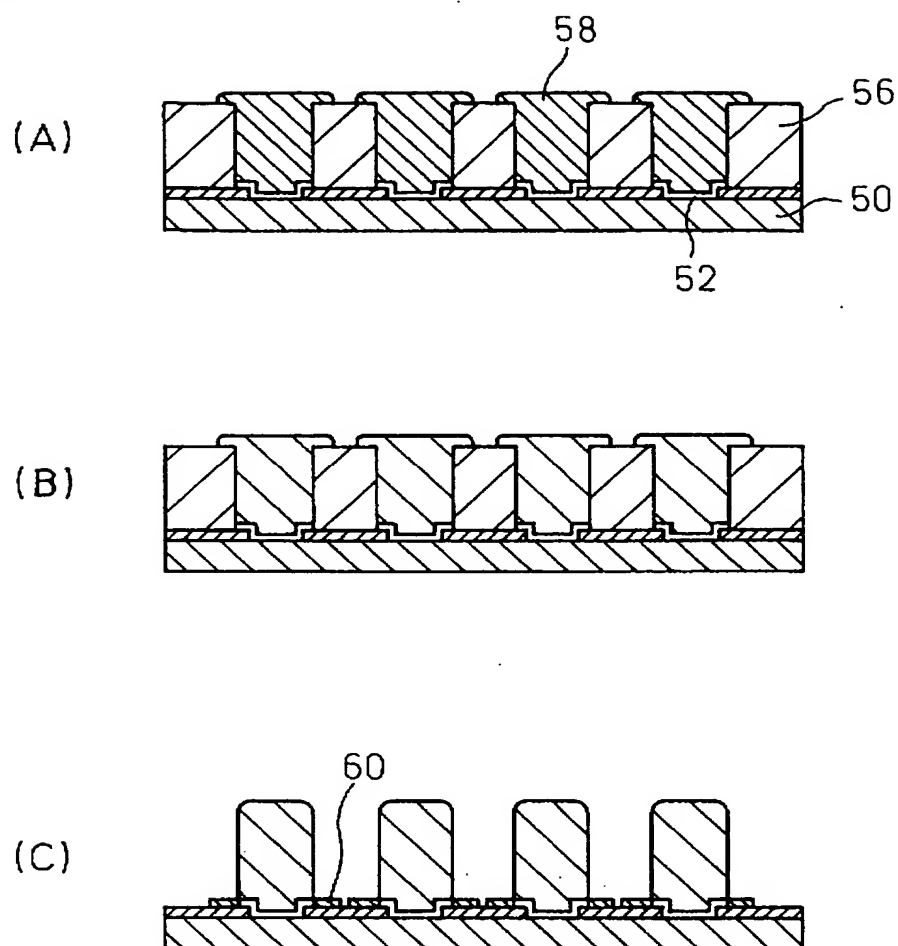
【図 4】

図 4



【図 5】

図 5



【書類名】 要約書

【要約】

【課題】 半導体装置の製造方法に関し、狭いピッチで良好なはんだバンプを形成することができるようにすることを目的とする。

【解決手段】 絶縁膜 16 を電極 12 を有する基板 10 の表面に設け、該絶縁膜の該基板の電極の位置に開口部 14 を設け、該開口部内に第 1 の金属 18 を供給し、該第 1 の金属を加熱して熔融させ、そして凝固させ、該開口部内に第 1 の金属を重ねて第 2 の金属 22 を供給し、該第 1 及び第 2 の金属を加熱して熔融させ、そして凝固させ、該絶縁膜を除去する構成とする。

【選択図】 図 1

特願 2 0 0 3 - 0 6 8 5 1 6

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 5 2 2 3 ]

1 . 変更年月日

1 9 9 6 年    3 月 2 6 日

[変更理由]

住所変更

住 所

神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号

氏 名

富士通株式会社